

特 許 協 力 条 約

PCT

特許性に関する国際予備報告（特許協力条約第二章）

（法第12条、法施行規則第56条）
〔PCT36条及びPCT規則70〕

REC'D 14 APR 2005

WIPO

PCT

出願人又は代理人 の書類記号 03PCT13	今後の手続きについては、様式PCT/IPEA/416を参照すること。	
国際出願番号 PCT/J P 2004/004383	国際出願日 (日.月.年) 26.03.2004	優先日 (日.月.年) 02.04.2003
国際特許分類 (IPC) Int. Cl. H01L21/68, H01L21/02, G05B19/418		
出願人 (氏名又は名称) 東京エレクトロン株式会社		

- この報告書は、PCT35条に基づきこの国際予備審査機関で作成された国際予備審査報告である。
法施行規則第57条（PCT36条）の規定に従い送付する。
- この国際予備審査報告は、この表紙を含めて全部で 3 ページからなる。
- この報告には次の附属物件も添付されている。
 - ☒ 附属書類は全部で 5 ページである。
 - ☒ 補正されて、この報告の基礎とされた及び／又はこの国際予備審査機関が認めた訂正を含む明細書、請求の範囲及び／又は図面の用紙（PCT規則70.16及び実施細則第607号参照）
 - ☐ 第I欄4.及び補充欄に示したように、出願時における国際出願の開示の範囲を超えた補正を含むものとこの国際予備審査機関が認定した差替え用紙
 - ☐ 電子媒体は全部で _____（電子媒体の種類、数を示す）。
配列表に関する補充欄に示すように、コンピュータ読み取り可能な形式による配列表又は配列表に関連するテーブルを含む。（実施細則第802号参照）
- この国際予備審査報告は、次の内容を含む。
 - ☒ 第I欄 国際予備審査報告の基礎
 - ☐ 第II欄 優先権
 - ☐ 第III欄 新規性、進歩性又は産業上の利用可能性についての国際予備審査報告の不作成
 - ☐ 第IV欄 発明の単一性の欠如
 - ☒ 第V欄 PCT35条(2)に規定する新規性、進歩性又は産業上の利用可能性についての見解、それを裏付けるための文献及び説明
 - ☐ 第VI欄 ある種の引用文献
 - ☐ 第VII欄 国際出願の不備
 - ☐ 第VIII欄 国際出願に対する意見

国際予備審査の請求書を受理した日 02.02.2005	国際予備審査報告を作成した日 31.03.2005		
名称及びあて先 日本国特許庁 (IPEA/J P) 郵便番号100-8915 東京都千代田区霞が関三丁目4番3号	特許庁審査官 (権限のある職員)	3 S	7 5 2 3
	栄沼 雅樹		
電話番号 03-3581-1101 内線 3390			

様式PCT/IPEA/409 (表紙) (2004年1月)

第I欄 報告の基礎

1. この国際予備審査報告は、下記に示す場合を除くほか、国際出願の言語を基礎とした。

☐ この報告は、_____ 語による翻訳文を基礎とした。

それは、次の目的で提出された翻訳文の言語である。

- ☐ PCT規則12.3及び23.1(b)にいう国際調査
☐ PCT規則12.4にいう国際公開
☐ PCT規則55.2又は55.3にいう国際予備審査

2. この報告は下記の出願書類を基礎とした。(法第6条(PCT14条)の規定に基づく命令に応答するために提出された差替え用紙は、この報告において「出願時」とし、この報告に添付していない。)

☐ 出願時の国際出願書類

☒ 明細書

第 1-26 ページ、出願時に提出されたもの

第 _____ ページ*、 _____ 付で国際予備審査機関が受理したもの

第 _____ ページ*、 _____ 付で国際予備審査機関が受理したもの

☒ 請求の範囲

第 _____ 項、出願時に提出されたもの

第 _____ 項*、PCT19条の規定に基づき補正されたもの

第 29-32 項*、02.02.2005 付で国際予備審査機関が受理したもの

第 _____ 項*、 _____ 付で国際予備審査機関が受理したもの

☒ 図面

第 1-13 ページ/図、出願時に提出されたもの

第 _____ ページ/図*、 _____ 付で国際予備審査機関が受理したもの

第 _____ ページ/図*、 _____ 付で国際予備審査機関が受理したもの

☐ 配列表又は関連するテーブル

配列表に関する補充欄を参照すること。

3. ☒ 補正により、下記の書類が削除された。

☐ 明細書 第 _____ ページ

☒ 請求の範囲 第 1-28 項

☐ 図面 第 _____ ページ/図

☐ 配列表(具体的に記載すること)

☐ 配列表に関連するテーブル(具体的に記載すること)

4. ☐ この報告は、補充欄に示したように、この報告に添付されかつ以下に示した補正が出願時における開示の範囲を超えてされたものと認められるので、その補正がされなかったものとして作成した。(PCT規則70.2(c))

☐ 明細書 第 _____ ページ

☐ 請求の範囲 第 _____ 項

☐ 図面 第 _____ ページ/図

☐ 配列表(具体的に記載すること)

☐ 配列表に関連するテーブル(具体的に記載すること)

* 4. に該当する場合、その用紙に“superseded”と記入されることがある。

第V欄 新規性、進歩性又は産業上の利用可能性についての法第12条（PCT35条(2)）に定める見解、それを裏付ける文献及び説明

1. 見解

新規性 (N)	請求の範囲	29-32	有
	請求の範囲		無
進歩性 (IS)	請求の範囲	29-32	有
	請求の範囲		無
産業上の利用可能性 (IA)	請求の範囲	29-32	有
	請求の範囲		無

2. 文献及び説明 (PCT規則70.7)

請求の範囲29-32に記載された発明は、国際調査報告で引用された文献に対して進歩性を有する。

文献1-3のいずれにも、「基板の搬送タイミングと当該基板が搬入出される前記モジュールとの関係を示す搬送スケジュールが格納され、所定の周期で前記基板の搬送動作が行われる搬送タイミングが設定される時間軸および前記基板が搬入出される前記モジュールが配列される搬送フロー軸を含む二次元テーブルで構成された搬送制御テーブル」は記載も示唆もされておらず、そのことにより本件発明は、ディスプレイ上で極めて簡単な図形操作でスループットを高める条件を見いだすことができるという顕著な効果を奏する。

請求の範囲

1. (削除)

2. (削除)

3. (削除)

5 4. (削除)

10

15

20

25

27. (削除)

28. (削除)

29. (追加) 所定の処理手順に従って複数の基板に対して複数の処理を順次実施する基板処理システムであって、

5 基板が搬入出される複数のモジュールと、

前記複数のモジュール間において基板を搬送する基板搬送機構と、

前記複数のモジュールに対して第1の搬送フローで搬送を行う複数の基板を含む第1ロットの基板処理を行い、連続して前記
10 複数のモジュールに対して前記第1の搬送フローとは異なる第2の搬送フローで搬送を行う複数の基板を含む第2ロットの基板処理を行うように前記基板搬送機構を制御する制御部とを具備し、

前記制御部は、

15 前記第1ロットの基板処理及び前記第2ロットの基板処理のそれぞれにおいて、基板の搬送タイミングと当該基板が搬入出される前記モジュールとの関係を示す搬送スケジュールが格納され、所定の周期で前記基板の搬送動作が行われる搬送タイミングが設定される時間軸および前記基板が搬入出される前記モジュールが配列される搬送フロー軸を含む二次元テーブルで構成された搬送制御テーブルと、

前記搬送制御テーブル上において、特定の前記搬送タイミングおよび前記モジュールを指定して特定されるセルに対して前記モジュールに出入りする個々の基板の識別情報を設定すること
25 でロット単位の複数の基板の前記搬送スケジュールを生成する機能と、前記搬送制御テーブル上に設定された前記第1ロットお

よび第2ロットの基板処理の各々の前記搬送スケジュールに含まれる前記セル群が構成する図形の輪郭が互いに干渉しない範囲で、前記第2ロットの基板処理の前記搬送スケジュールに含まれる前記セル群全体を、前記時間軸方向に前詰めに移動させる機能と、前記搬送制御テーブルから前記搬送タイミング毎に読み出された前記搬送スケジュールに基づいて前記基板搬送機構を制御する機能とを含むコントローラとを有する基板処理システム。

30. (追加) 所定の処理手順に従って複数の半導体基板に対してレジスト塗布およびレジスト露光後の現像にともなう複数の処理を順次実施する基板処理システムであって、

半導体基板に対してそれぞれ、レジスト塗布、レジスト露光後の現像、半導体基板に対する疎水化処理、加熱処理、冷却処理、保持処理を行う複数の処理モジュールと、

15 半導体基板を前記複数のモジュール間において搬送する基板搬送機構と、

前記複数の処理モジュールに対して第1の搬送フローで搬送を行う複数の基板を含む第1ロットの基板処理を行い、連続して前記複数のモジュールに対して前記第1の搬送フローとは異なる第2の搬送フローで搬送を行う複数の基板を含む第2ロットの基板処理を行うように前記基板搬送機構を制御する制御部とを具備し、

前記制御部は、

前記第1ロットの基板処理及び前記第2ロットの基板処理のそれぞれにおいて、半導体基板の搬送タイミングと当該半導体基板が搬入出される前記モジュールとの関係を示す搬送スケジュー

ールが格納され、所定の周期で前記基板の搬送動作が行われる搬送タイミングが設定される時間軸および前記基板が搬入出される前記モジュールが配列される搬送フロー軸を含む二次元テーブルで構成された搬送制御テーブルと、

- 5 前記搬送制御テーブル上において、特定の前記搬送タイミングおよび前記モジュールを指定して特定されるセルに対して前記モジュールに出入りする個々の半導体基板の識別情報を設定することでロット単位の複数の半導体基板の前記搬送スケジュールを生成する機能と、前記搬送制御テーブル上に設定された前記
- 10 第1ロットおよび第2ロットの基板処理の各々の前記搬送スケジュールに含まれる前記セル群が構成する図形の輪郭が互いに干渉しない範囲で、前記第2ロットの基板処理の前記搬送スケジュールに含まれる前記セル群全体を、前記時間軸方向に前詰めに移動させる機能と、前記搬送制御テーブルから前記搬送タイミング
- 15 グ毎に読み出された前記搬送スケジュールに基づいて前記基板搬送機構を制御する機能とを含むコントローラとを有する基板処理システム。

31. (追加) 請求項29または請求項30に記載の基板処理システムにおいて、前記コントローラは、前記モジュールの
- 20 組み合わせおよび当該モジュール間の基板の搬送順序からなる搬送レシピが、前記第1ロットおよび第2ロットの基板処理において互いに等しくなるように前記第1及び第2ロットの前記搬送スケジュールを前記搬送制御テーブルに設定するとき、前記搬送レシピ内の個々の前記モジュール毎に前詰めに前記搬送スケ
- 25 ジュールを設定する機能をさらに備える基板処理システム。

32. (追加) 請求項29または請求項30に記載の基板

- 処理システムにおいて、前記制御手段は、前記モジュールの組み合わせおよび当該モジュール間の基板の搬送順序からなる搬送レシピが、前記第1ロットおよび第2ロットの基板処理において互いに等しくなるように前記第1及び第2ロットの前記搬送スケジュールを前記搬送制御テーブルに設定するとき、特定の前記モジュールに対する出入りの時間が後続の前記ロットのすべての前記基板において等しくなるように、前記第2ロットの前記搬送スケジュールの開始タイミングを、最適な開始タイミングから意図的に遅らせる機能をさらに備える基板処理システム。
- 5